

EKA līgums: 4000135540/21/NL/SC/hm Eventech Lidar procesors (EveLiP)

Projekta apjoms: 100 000 EUR

Īstenošanas laiks: 01.10.2021 – 01.09.2022

Projektu īsteno Eventech SIA (Latvija) kā vadošais partneris un **The Paradigm Factor** (Lielbritānija) un **CEA** (Francija) kā apakšuzņēmēji.

Projekta mērķu apkopojums

Pašreizējais tehniskais projekts attiecas uz šāda Lidar procesora projektēšanu, izstrādi un testēšanu. Tas tiek īstenots atsevišķās elektroniskās komponentēs, lai vēlāk izstrādātu moduli, kas pilnībā īstenots, izmantojot programmaparatūru, kas iestrādāta FPGA.

Šā projekta vispārējais mērķis bija projektēt, izstrādāt un testēt Lidar datu procesora bloku, kas spēj iegūt 2-D atmosfēras vėjus (U_x un U_y) no datu sērijas, kas attēlota kā 3-D lidara attēlu skenēšana (x , t , intensitāte) visā interesējošajā atmosfēras diapazonā.

Lidar procesors ietver šādus izstrādes posmus:

- 1) Pilnībā strādājoša bezsaistes algoritma izstrāde ar priekšapstrādes posmiem, kas jāizvēlas no tādiem rīkiem kā MatLab, Python un C/C++.
- 2) Reāllaika 1. posma īstenošana ar vienotu programmatūru personālajā datorā.
- 3) Reālā laika prototipu izveide uz FPGA vai SoC.

Projekta ilgspēja un ieguvumi sabiedrībai, zinātnei, rūpniecībai

Ar attēlveidojošā Lidar palīdzību tiks pētīti daudzi Zemes virsmas aspekti, tostarp mežu seguma detaļas, ledus segas, upes un grīvas, kā arī zemūdens un okeāna virsmas līdz 50 metru dziļumam. Šīs tehnoloģijas potenciālais pielietojuma spektrs kosmosa un ar kosmosu nesaistītiem lidariem ir plašs, nodrošinot labas tirgus iespējas Latvijas tehnoloģijai.

Galvenie tehniskie sasniegumi, tostarp sākuma un beigu TRL

Lai sasniegtu projekta mērķus, ir formulēti augsta līmeņa tehniskie soļi:

- 1) Pilnīgs darba offline algoritms ar priekšapstrādes posmiem jebkurā, izmantojot jebkuru rīku MatLab, Python, C/C++.
- 2) Reāllaika programmatūras izstrāde personālajā datorā Windows operētājsistēmā, izmantojot C/C++ valodu, pamatojoties uz algoritmiem, kas iegūti, izmantojot MatLab un citus rīkus offline režīmā no daudzkanālu fotonu skaitītāja datu failiem.
- 3) Priekšprojektēšana un agrīna HDL/SW izstrāde. Kompakts prototipa ierīces izstrāde, izmantojot pieejamo FPGA prototipu izstrādes plati.
- 4) Detalizēta FPGA/SoC koda izstrāde, kas paātrina korelācijas funkcijas matricas aprēķinus no mikrokontrolera koda uz FPGA.
- 5) Novērtēt iespēju izmantot kosmosā kvalificētus FPGA/SoC un atmiņas komponentus ar nepieciešamajām jaudām.

Tehnoloģiskās gatavības līmeņa attīstība: no TRL1 līdz TRL3.



16-channel FPGA-based photon counter module

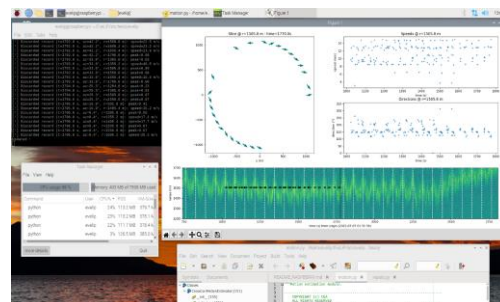
USB3 interface module

Raspberry Pi module

1. attēls. EvELiP projekta aparatūras moduļi.



2. attēls. EvELiP aparatūra samontētā korpusā.



3. attēls. Vēja novērtēšanas programmas ekrāna attēls, kas reāllaikā darbojas uz Raspberry Pi Model 4B.